



Optimisation sur architecture PC

Françoise Roch

Quelques caractéristiques des architectures de PC 32 bits

Marque	AMD	AMD	Intel	Intel	Intel
Proc.	Athlon	Athlon 3200+	Pentium3	Pentium4	Pentium4
Fréq.	1 GHz	2.2 GHz	450 à 1.2 GHz	2 GHz	3.06 GHz
Bus (MHz)	200 à 266 2.1 Go/s	400	100 à 133	400	533
Cache L1	128 Ko	128 Ko	32 Ko	12 K μ op + 8Ko	12 K μ op + 8 Ko
Cache L2	256 Ko	512 Ko	256 Ko	256 Ko +12 K μ op	512 Ko
Cache L3	-	-	-	-	1 Mo

Quelques caractéristiques des architectures de PC 64 bits

Marque	AMD	Intel
Proc.	Opteron 246	Itanium 2
Fréq.	2 GHz	1.5 GHz
Bus système	Fonctionne à la vitesse du proc. + Technologie Hyper transport pt à pt - 6.4Go/s	Bus 400MHz (6.4 Go/s)
Cache L1	128 Ko	32 Ko
Cache L2	1 Mo	256 Ko
Cache L3	-	6 Mo

Optimisation à la compilation

- Utiliser les bibliothèques optimisées
- Utiliser une des options -O
- Utiliser les options d'architecture
- Analyse Interprocédurale
- Options d'unrolling

Utilisation de bibliothèques optimisées

- opérations matricielles de base:
 - Atlas
 - Goto

	Atlas séquentiel	Goto séquentiel	Atlas multithreadé	Goto multithreadé
Bi-processeur Xéon	3272 Mflops	4433 Mflops	—	9162 Mflops
Bi-processeur Athlon 2000	2411 Mflops	1284 Mflops	4581 Mflops	2498 Mflops

Exemple : multiplication de matrices, dim=4096

Utilisation des options du compilateur intel

Compilateur :

- **ifc** sur architecture 32 bits
- **efc** sur itanium

- **O3**: - **O2**+ transformation des boucles , prefetching
- **O2**: - **O1**+ « loop unrolling »
- **O1**: Optimisation de base visant la rapidité d'exécution

Mais évitant d'augmenter la taille du code

- **Ox{0|1|2}** : contrôle du niveau d'inlining
- **ipo** : optimisation interprocédurale entre # fichiers
- **ip** : optimisation interprocédurale au sein d'un même fichier

Options d'optimisation du compilateur intel

■ - $\{i|M|K|W\}$

génère un code binaire spécifique à une architecture, l'exécutable généré supporte exclusivement l'extension spécifiée

- i : pour PentiumPro ou Pentium2
- M : pour architecture avec technologie MMX
- K : pour Pentium3 (notamment utilisation des instructions SSE-Sreaming SIMD Extensions)
- W: pour Pentium4 et Xéon (notamment instructions SSE2)

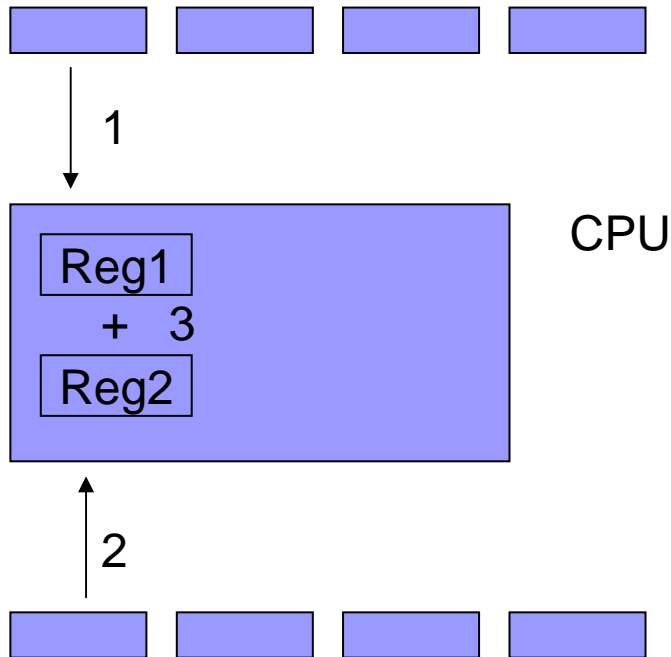
■ - $\alpha\{i|M|K|W\}$

génère, dans un seul binaire, à la fois

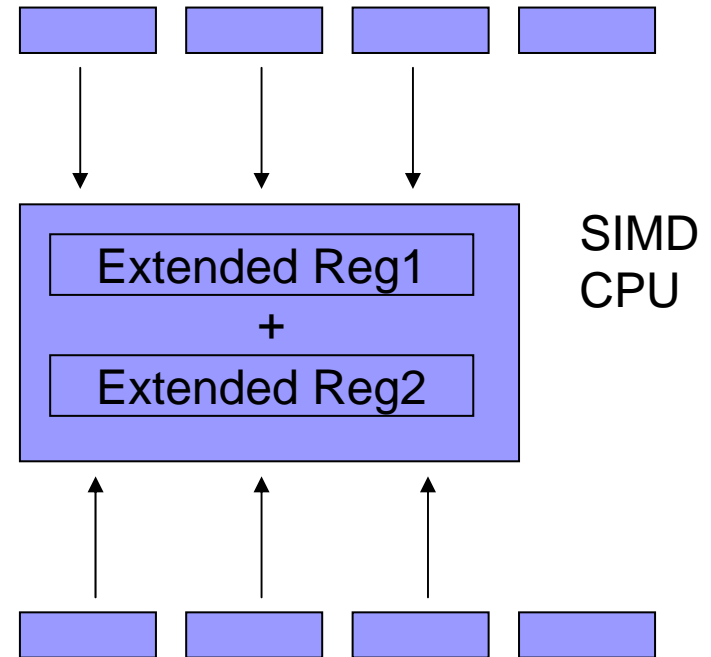
- un code spécifique pour l'architecture spécifiée,
- mais également un code générique.

Instructions SSE, SSE2 (Streaming SIMD Extensions)

Exemple de l'addition de 2 tableaux :



Méthode classique



Opération vectorisée

Unrolling, Prefetching

- A la compilation :

- - `unroll[n]`

n indique le nombre maximum de fois où l'on déroule la boucle

Si n n'est pas spécifié, c'est le compilateur qui décide

- - `prefetch[]`

Autorise ou interdit le prefetching

- Ou par directives dans le code:

`DIR$ UNROLL`

`DIR$ PREFETCH a`

Les options d'architecture

- `tp{1|2|5|6|7}`

- `tp1` optimisation pour Itanium
- `tp2` optimisation pour Itanium2
- `tp5` optimisation pour Pentium
- `tp6` optimisation pour Pentium Pro, Pentium2 et Pentium3
- `tp7` optimisation pour Pentium4 et Xeon

-

Option d'alignement

- **align** : analyse et réordonne les emplacements mémoire pour les variables et les tableaux

Option sur les flottants

- **autodouble** ou **-r8** : la taille par défaut des real est de 8 octets

Options sur différentes architectures

lfc ou efc (Intel)	Gcc (Gnu)	Pgf90(Portland Group)
-O[1 2 3]	-O[1 2 3 4]	-O[1 2 3 4] -fast
-tpp{1 2 5 6 7}		-tp {p5 p6 p7 k8-32 k8-64}
-ax{i M K W}	-mcpu={pentium pentium4 ...} -m{pentium pentium4 ...mmx sse sse2}	-Mvect=sse
-x{i M K W}	-march={i386 i486 i586 i686 pentium pentium4 athlon athlon-xp ...}	
-unroll	-funroll-loop -funroll-all-loops -floop-optimize	-Munroll

Ifc ou efc (Intel)	Gcc (Gnu)	Pgf90(Portland Group)
-prefetch	-fprefetch-loop-arrays	-Mvect=prefetch
-align	-malign-double -falign-functions[=n] -falign-labels[=n] -falign-loops[=n]	-Mcache_align
-r8		-r8
	-finline-functions -finline-limit=n	-Minline =expect: <i>func</i> =[name:] <i>func</i> =[size:] <i>size</i> =levels: <i>n</i>
-ip, -ipo		-Mipa

Références

- ATLAS (Automatically Tuned Linear Algebra Software) :
<http://www.netlib.org/atlas>
- GOTO : High performance blas par Kazushige Goto :
<http://www.cs.utexas.edu/users/flame/goto>
- Intel fortran Compiler User's Guide :
<http://www.intel.com/software/products/compilers/flin/docs/manuals.htm>
- GCC 3.3.1 Manual : <http://gcc.gnu.org/onlinedocs/>
- PGI User's Guide : <http://www.pgroup.com/doc/>
- Documentations architectures AMD :
<http://www.amd.com/usen/Processors/TechnicalResources>